

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-357820

(P2000-357820A)

(43) 公開日 平成12年12月26日 (2000. 12. 26)

(51) Int.Cl. ⁷	識別記号	F I	テマコード (参考)
H 0 1 L 33/00		H 0 1 L 33/00	C 4 K 0 3 0
C 2 3 C 16/34		C 2 3 C 16/34	5 F 0 4 1
H 0 1 L 21/205		H 0 1 L 21/205	5 F 0 4 5
H 0 1 S 5/323		H 0 1 S 5/323	5 F 0 7 3

審査請求 未請求 請求項の致11 O L (全 6 頁)

(21) 出願番号 特願平11-167986

(22) 出願日 平成11年6月15日 (1999. 6. 15)

(71) 出願人 000005016

バイオニア株式会社

東京都目黒区目黒1丁目4番1号

(72) 発明者 渡辺 温

埼玉県鶴ヶ島市富士見6丁目1番1号

バイオニア株式会社総合研究所内

(72) 発明者 田中 利之

埼玉県鶴ヶ島市富士見6丁目1番1号

バイオニア株式会社総合研究所内

(74) 代理人 100079119

弁理士 藤村 元彦

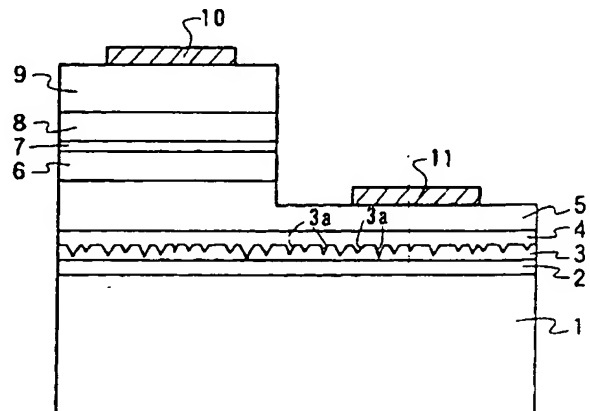
最終頁に続く

(54) 【発明の名称】 窒化ガリウム系半導体発光素子及びその製造方法

(57) 【要約】

【課題】 貫通転位の発生を抑制し且つ膜の平坦性を維持して、故に優れた発光特性を有するGaN系半導体発光素子及びその製造方法を与える。

【解決手段】 少なくとも、低温バッファ層上に反応ガスの圧力を大気圧近傍に維持しつつアンドープ窒化ガリウム下地層を形成する下地層形成ステップと、下地層の表面を平坦化する平坦化層を形成する平坦化ステップと、を含むことを特徴とする。



【特許請求の範囲】

【請求項1】 有機金属化学気相成長（MOCVD）法によって、低温バッファ層を介して窒化物半導体（ $\text{Al}_x\text{Ga}_{1-x}\text{In}_y\text{N}$ （ $0 \leq x \leq 1$ 、 $0 \leq y \leq 1$ ））を基板上に成膜して得られる窒化ガリウム系半導体発光素子の製造方法であって、前記低温バッファ層上に反応ガスの圧力を大気圧近傍に維持しつつアンドープ窒化ガリウム下地層を形成する下地層形成ステップと、前記下地層の表面を平坦化する平坦化層を形成する平坦化ステップと、を含むことを特徴とする窒化ガリウム系半導体発光素子の製造方法。

【請求項2】 前記平坦化ステップは、前記反応ガスにIV族元素を含むn型不純物ガスを混入して不純物混合層を成膜するステップであることを特徴とする請求項1記載の窒化ガリウム系半導体発光素子の製造方法。

【請求項3】 前記IV族元素は、ケイ素であることを特徴とする請求項2記載の窒化ガリウム系半導体発光素子の製造方法。

【請求項4】 前記不純物混合層は、 5×10^{14} から 5×10^{17} （ $1/\text{cm}^3$ ）のケイ素を含むことを特徴とする請求項3記載の窒化ガリウム系半導体発光素子。

【請求項5】 前記IV族元素は、ゲルマニウムであることを特徴とする請求項2記載の窒化ガリウム系半導体発光素子の製造方法。

【請求項6】 前記アンドープ窒化ガリウム層の厚さは、少なくとも平均厚さで $0.3 \mu\text{m}$ 以上であることを特徴とする請求項1乃至5記載のうちの1つからなる窒化ガリウム系半導体発光素子の製造方法。

【請求項7】 低温バッファ層を介して窒化物半導体（ $\text{Al}_x\text{Ga}_{1-x}\text{In}_y\text{N}$ （ $0 \leq x \leq 1$ 、 $0 \leq y \leq 1$ ））を基板上に積層した構造の窒化ガリウム系半導体発光素子であって、前記低温バッファ層上に、下地層と、前記下地層の表面を平坦化するのに十分な濃度のIV族元素を含む平坦化層と、が配置されていることを特徴とする窒化ガリウム系半導体発光素子。

【請求項8】 前記IV族元素は、ケイ素であることを特徴とする請求項7記載の窒化ガリウム系半導体発光素子。

【請求項9】 前記平坦化層は、ケイ素を 5×10^{14} から 5×10^{17} （ $1/\text{cm}^3$ ）の範囲で含むことを特徴とする請求項8記載の窒化ガリウム系半導体発光素子。

【請求項10】 前記IV族元素は、ゲルマニウムであることを特徴とする請求項7記載の窒化ガリウム系半導体発光素子。

【請求項11】 前記下地層の厚さは、少なくとも平均厚さで $0.3 \mu\text{m}$ 以上であることを特徴とする請求項7乃至10記載の窒化ガリウム系半導体発光素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、窒化ガリウム系半

導体発光素子に関する。

【0002】

【従来の技術】 窒化ガリウム（GaN）系化合物を用いたGaN系半導体発光素子は、300～500nm程度の波長域において使用される短波長光半導体素子である。かかるGaN系半導体発光素子は、有機金属化学気相成長法（以下、MOCVD法と称する。）によって作製される。MOCVD法とは、反応炉内に導かれた複数の原料ガス同士を所定の温度下で気相反応させて、得られた化合物を基板上に堆積させる成膜方法である。原料ガス種若しくは原料ガスの成分比を変化させながら成膜を行って、異なる化合物若しくは異なる成分比の化合物の多層膜を得ることができる。GaN系半導体発光素子では、反応炉の温度を900～1100℃に設定して、原料ガスにトリメチルガリウム（以下、TMGと称する。）、トリメチルアルミニウム（以下、TMAと称する。）の如き有機金属や、アンモニア（ NH_3 ）などを適宜、使用して、基板結晶の上に（ $\text{Al}_x\text{Ga}_{1-x}\text{In}_y\text{N}$ （ $0 \leq x \leq 1$ 、 $0 \leq y \leq 1$ ））の如きGaN系化合物半導体の単結晶膜を成膜して素子を得る。

【0003】ところで、得られた素子の発光特性は、結晶膜中の線状欠陥、すなわち貫通転位の密度に影響を受ける。貫通転位は、非発光性の再結合中心として働くため、発光特性を劣化させるのである。かかる貫通転位は、基板結晶とその上に堆積する単結晶膜との間における物理的なミスフィット差の大きい場合に発生し、例えば、格子定数や結晶構造の違い、線膨張係数の差などが原因となる。故に、基板の材料は、その上に成膜する単結晶膜の材料と同じであることが好ましい。GaN系半導体発光素子であれば、GaN単結晶を基板に使用することが好ましい。しかしながら、基板に使用できるような大型のGaN単結晶を得ることは非常に困難である。そこで、例えば、同じGaからなるヒ化ガリウム（GaAs）等の半導体単結晶を基板に使用することも考慮されるが、その基板上に成膜されるGaN単結晶多層膜を成膜するときのMOCVD炉の温度は、900～1100℃であって、この温度範囲で、前記の如き半導体単結晶は物理的に不安定である。そこで、高温でも物理的に安定なサファイアが基板として従来から使用されているが、サファイアとGaNの格子定数は、約14%程度異なっている。

【0004】この格子定数のミスフィットを緩和するように多層膜を成膜する製造法が、二段階成膜法である。かかる二段階成膜法は、基板上に、従来よりも低い温度でバッファ層を形成して、その上に従来と同様に単結晶多層膜を成膜する方法である。図1に示すように、サファイア基板101上には、窒化アルミニウム（AlN）若しくはGaNからなる低温バッファ層102が配される。低温バッファ層102は、MOCVD反応炉の温度を400～600℃に調整して形成される。この低温バッファ層102を形成した後、MOCVD反応炉の温度は、900～1100℃に上げられて、（ $\text{Al}_x\text{Ga}_{1-x}\text{In}_y\text{N}$ （ $0 \leq x \leq 1$ 、 $0 \leq y \leq 1$ ））で表される半導体

単結晶膜が順次、成膜される。低温バッファ層102の上に順番に、GaN下地層103、n型半導体層104、n型クラッド層105、活性層106、p型クラッド層107、p型コンタクト層108が配される。p側電極109及びn側電極110をp型コンタクト層108及びn型半導体層104上にそれぞれ配して半導体発光素子を形成する。

【0005】ところで、低温バッファ層102の上に堆積されるGaN下地層103の初期のGaN結晶核は、特に(1-101)面及びその近傍の高次数の複数の面において成長する。故に、例えば、基板の面と平行な方向及び垂直な方向のいずれの方向にも島状に三次元的に成長する。三次元的な結晶成長が進むと、やがて島同士は、互いに衝突して合体し、高次数の成長面は(1-101)面ともう一つの安定面である(0001)面とに整理される。(0001)面に到達したGa原子は、その表面をマイグレーションして(1-101)面に取り込まれるため、(0001)面の成長速度は、(1-101)面の成長速度と比較して非常に遅く、(0001)面のみが成長面として残る。よって、例えば、基板の面と垂直な方向のみに二次元的に成長し、膜が平坦化されていくのである。

【0006】かかる三次元的成長から二次元的成長への遷移の過程において、成膜時の炉内圧力が低い場合にあっては、原料の拡散速度が遅いために発生する結晶核の数密度が高く且つ二次元的成長への遷移が速やかに起こって、膜が平坦化される。このとき、転位密度は結晶核の数密度に比例して増加するため、得られたGaN下地層103は、高い貫通転位密度を有するのである。

【0007】逆に、炉内圧力が大気圧程度に高い場合にあっては、原料の拡散速度が遅いために発生する結晶核の数密度は低く且つこの初期の結晶核は、選択成長による競合を経て、大きな島に成長してから二次元成長に遷移する。よって、得られたGaN下地層103の貫通転位密度は、低くなる。図2及び図3に示すように、結晶核が大きな島に成長してから二次元的成長に遷移する場合、島同士の合体が遅いために合体した部分には、(1-101)面で構成される大きなピット103aが生じ易い。ピット103aは、その内部への原料の供給が希薄になるため、膜の成長と共にさらに粗大化して膜の平滑性を阻害するのである。かかる場合に、この上からn型半導体層104を成膜しても、ピット103aの内部への原料の供給は希薄であるため、n型半導体層104においても、その平坦性は阻害されて、ピット104aを生じるのである(図3参照)。これは、貫通転位と同様に素子としての発光特性を劣化させる。

【0008】

【発明が解決しようとする課題】本発明は、貫通転位の発生を抑制し且つ膜の平坦性を維持して、故に優れた発光特性を有するGaN系半導体発光素子及びその製造方法を与えることを目的とする。

【0009】

【課題を解決するための手段】本発明による窒化ガリウム系半導体発光素子の製造方法は、有機金属化学気相成長(MOCVD)法によって、低温バッファ層を介して窒化物半導体($(\text{Al}, \text{Ga}_{1-x})_{1-y}\text{In}_y\text{N}$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$))を基板上に成膜して得られる製造方法であって、前記低温バッファ層上に反応ガスの圧力を大気圧近傍に維持しつつアンドープ窒化ガリウム下地層を形成する下地層形成ステップと、前記下地層の表面を平坦化する平坦化層を形成する平坦化ステップと、を含むことを特徴とする。

【0010】また、本発明による窒化ガリウム系半導体発光素子は、低温バッファ層を介して窒化物半導体($(\text{Al}, \text{Ga}_{1-x})_{1-y}\text{In}_y\text{N}$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$))を基板上に積層した構造であって、前記低温バッファ層上に、下地層と、前記下地層の表面を平坦化するのに十分な濃度のIV族元素を含む平坦化層と、が配置されていることを特徴とする。

【0011】

【作用】低温バッファ層上に形成するGaN下地層の成膜において、炉内圧力を大気圧程度に保持して成膜することで、貫通転位密度を減じると共に、GaN下地層の厚さを適正化することで大きなピットの生成を低減する。さらに、GaN下地層上に形成するn型半導体層の成膜時において、原料ガス雰囲気中にIV元素を含ませることで、GaN下地層の(0001)面に到達したGa原子のマイグレーションが助長されて二次元的成長が促進され、GaN下地層に形成されたピットが平滑化される。

【0012】

【発明の実施の形態】図4に示すように、本発明による窒化物半導体発光素子は、サファイアからなる基板1の上に($(\text{Al}, \text{Ga}_{1-x})_{1-y}\text{In}_y\text{N}$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$))で表される窒化物半導体単結晶膜を積層した多層構造体からなる。サファイア基板1上には、AlNやGaN等からなる低温バッファ層2が、サファイア基板1の平坦な面と平行に配されている。低温バッファ層2の上には、アンドープGaNからなるGaN下地層3が配されている。GaN下地層3は、ピット3aを含み得る。さらにその上には、SiをドーブしたSi-GaN層4が配されていて、GaN下地層3の表面に形成されたピット3aが平坦化されている。なお、図5に示すように、Si-GaN層4の表面には、ピット3aと比較して大きさの小さいピット4aが生じ得る。しかしながら、その上に形成される各層の成膜に影響を与えず、得られる素子の発光特性の劣化を生じない範囲であれば許容される。さらにn型半導体層5、n型クラッド層6、活性層7、p型クラッド層8、p型コンタクト層9が順次配されており、p型コンタクト層9及びn型半導体層5上にそれぞれp側電極10及びn側電極11を配して半導体発光素子を形成している。

【0013】以下、本発明による窒化物半導体発光素子の製造方法について述べる。サファイア基板1をMOCVD成長炉の中に装填し、1050℃の温度において300Torrの

圧力の水素気流中で10分間保持することで、サファイア基板1の表面を水素によって熱クリーニングする。熱クリーニング後、サファイア基板1の温度が、400℃になるまで成長炉の温度を下げる。

【0014】続いて、成膜原料であるNH₃とTMAを成長炉内に導入して、400℃で反応させて、AlNからなる低温バッファ層2をサファイア基板1上に堆積する。低温バッファ層2の厚さが50nmとなったら、TMAの供給を止め、NH₃のみを炉内に流したまま炉内の圧力を760±200Torrの範囲、好ましくは600Torrに昇圧する。同時に、基板1の温度が1050℃となるまで成長炉の温度を上げる。

【0015】TMGを炉内に導入して、GaN下地層3を成膜する。GaN下地層3は、平面上に様に成長すると仮定した時の成膜時間によって膜厚が制御される。GaN下地層3の厚さが、平均0.3μmとなったら、不純物ドーパントとしてメチルシラン（以下、Me-SiH₃と称する。）を炉内に加えて、Si-GaN層4を堆積させる。このとき、炉内のMe-SiH₃の流量は、堆積されたSi-GaN層4中においてSi濃度が1×10¹⁷（1/cm³）となるように調整する。Si-GaN層4の厚さは、2μmである。この上に、n型半導体層5、n型クラッド層6、活性層7、p型クラッド層8、p型コンタクト層9を順次成膜してGaN系半導体発光素子を得るが、詳細は省略する。

【0016】なお、Si-GaN層4は、IV族元素、例えばGeを含むGaN層であってもよい。GeのドーピングにはMe-SiH₃の代わりにゲルマン（GeH₄）が使用され得る。比較例として、GaN下地層3の厚さのみが異なるGaN系半導体発光素子及びSi-GaN層4中のSi濃度のみが異なるGaN系半導体発光素子を別途作成し、本発明によるGaN系半導体発光素子と膜の性状及び発光特性を比較した。

【0017】図6に示すように、貫通転位の密度は、GaN下地層3の厚さが平均0.3μmまでは急激に減少し、平均0.3μmを越えると、その減少率は緩やかになる。ここで、GaN下地層3の厚さを平均0.3μmとしたときの転位密度は、2×10⁶（1/cm²）であるが、GaN下地層3を有さない窒化物半導体発光素子であって、転位密度を9×10⁹（1/cm²）有する素子と発光効率を比較すると、約5倍向上することが確認された。

【0018】図7に示すように、ピットの密度は、GaN下地層3の厚さが平均0.3μmの場合において最も低くなる。図示しないが、GaN下地層3の厚さが2.0μmを越えると、1つのピットの大きさも大きくなるので好ましくない。図8に示すように、Si-GaN層4をGaN下地層3上に成膜した後に、Si-GaN層4上に残るピット4aの密度は、Si-GaN層4中のSi濃度が5×10¹⁶から5×10¹⁷（1/cm³）

*') の範囲において最も低くなる。すなわち、形成されたピット3aがSi-GaN層4によって平坦化されるのである。ここで、GaN下地層3の厚さを平均0.3μmとして、Si-GaN層4中のSi濃度を2×10¹⁷から9×10¹⁷（1/cm³）の間で変化させたときの貫通転位密度は1~2×10⁶（1/cm²）であってほぼ一定であった。

【0019】本発明による窒化物半導体発光素子は、従来の窒化物半導体発光素子よりも発光輝度等の発光特性において優れていた。

10 【0020】

【発明の効果】本発明によれば、GaN系半導体発光素子の半導体多層膜中に含まれる貫通転位の密度を減じ且つ膜の平滑を維持できるため、得られたGaN系半導体発光素子は、発光輝度等の発光特性において優れるのである。

【図面の簡単な説明】

【図1】 従来の窒化物半導体発光素子の構造を模式的に示す断面図である。

20 【図2】 GaN下地層までを成膜した基板の構造を模式的に示す断面図である。

【図3】 Si-GaN層までを成膜した基板の構造を模式的に示す断面図である。

【図4】 本発明による窒化物半導体発光素子の構造を模式的に示す断面図である。

【図5】 本発明によるSi-GaN層までを成膜した基板の構造を模式的に示す断面図である。

【図6】 GaN下地層の厚さと貫通転位密度との関係を示したグラフである。

30 【図7】 GaN下地層の厚さとピット密度との関係を示したグラフである。

【図8】 Si-GaN層中のSi濃度とSi-GaN層の表面に残るピット密度との関係を示したグラフである。

【主要部分の符号の説明】

1、101 サファイア基板

2、102 低温バッファ層

3、103 GaN下地層

3a、4a、103a、104a ピット

4 Si-GaN層

5、104 n型半導体層

6、105 n型クラッド層

7、106 活性層

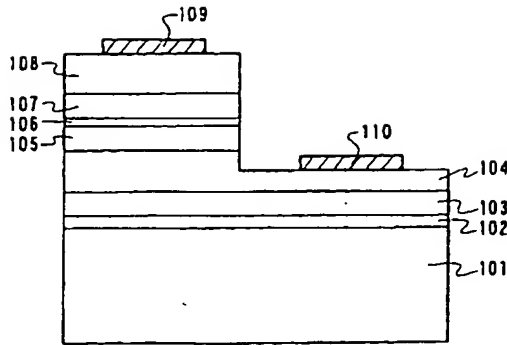
8、107 p型クラッド層

9、108 p型コンタクト層

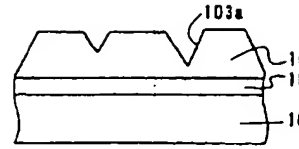
10、109 p側電極

11、110 n側電極

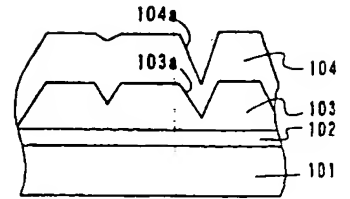
【図1】



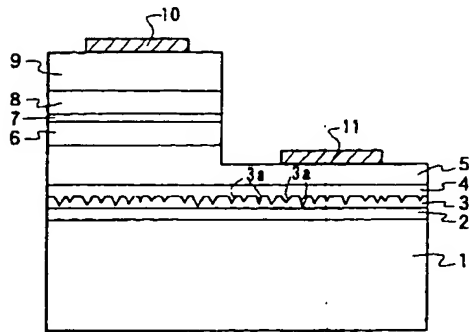
【図2】



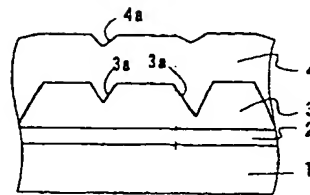
【図3】



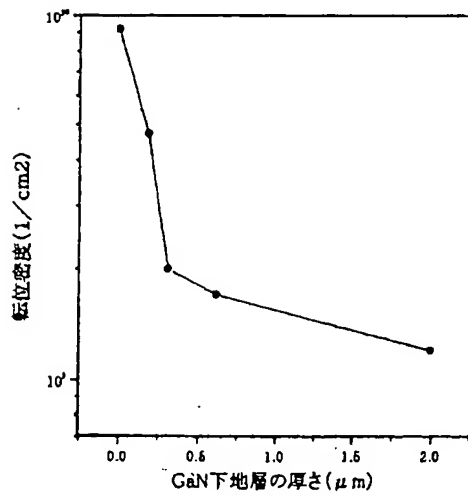
【図4】



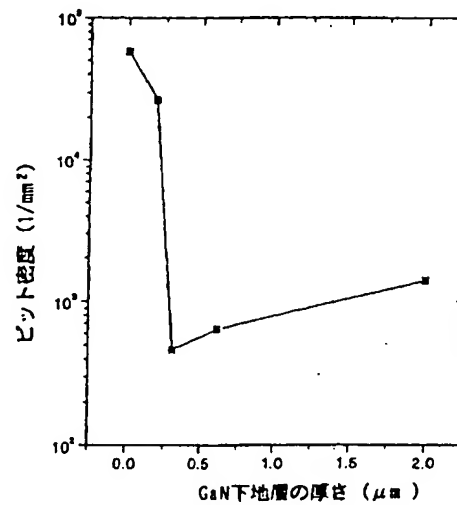
【図5】



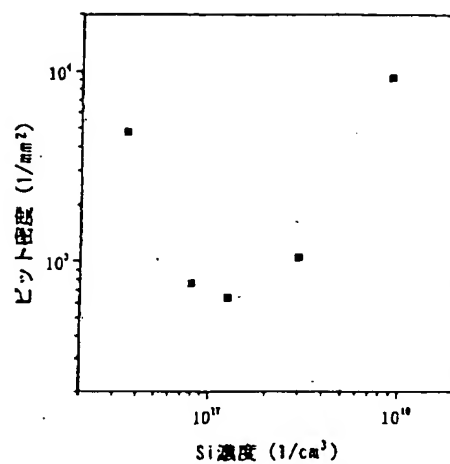
【図6】



【図7】



【図8】



フロントページの続き

(72)発明者 太田 啓之

埼玉県鶴ヶ島市富士見6丁目1番1号 パ

イオニア株式会社総合研究所内

Fターム(参考) 4K030 AA11 BA02 BA08 BA11 BA38

DA02 LA14

5F041 AA40 CA34 CA40 CA48 CA49

CA57 CA58 CA65

5F045 AA04 AB14 AB18 AC19 AD14

AE25 AE29 AF04 BB11 CA09

DA53 DA61

5F073 CA17 CB05 CB07 CB19 DA05

EA07 EA24